

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(11) 公告編號: 354205

中華民國專利公報 (19)(12)

(44) 中華民國 88 年 (1999) 03 月 01 日

(51) Int. Cl. 6: H02J7/00

新 型

金 S 牌

第 90117436 號
 初審 (訴願) 引証附件
 再審

(54) 名稱: 充電電路

(21) 申請案號: 86209449

(22) 申請日期: 中華民國 86 年 (1997) 06 月 10 日

(72) 創作人:

謝文明

台南縣永康市大橋一街三二四巷二十六號

(71) 申請人:

麻牌電機股份有限公司

台南縣麻豆鎮南勢里一之十六號

(74) 代理人: 陳金鉅 先生

1

[57] 申請專利範圍:

1. 一種充電電路，係由電源電路、驅動電路、PWM 電路、電壓控制電路、電流控制電路、中控電路及電壓偵測電路所組成：

電源電路，可將電源整流、濾波及穩壓，以提供適當直流電給各電路使用；驅動電路，係將一變壓器之中心抽頭作為充電負端，且變壓器之另外兩輸出端則分別連接一矽控整流器之 A 端，且兩矽控整流器之 K 端共同連接，繼經分流器，即可作為充電正端；再者，兩矽控整流器之觸發端係與電晶體(Q3)之射極連接，而電晶體(Q3)之集極則與電源電路連接，且該基極則與 PWM 電路之輸出端連接；

PWM 電路，具有一放大器(U2A)，以將電壓控制電路之輸出訊號放大，並輸入比較器(U2B)作為一直流準位，同時，比較器(U2B)之另一輸入端則輸入一基準三角波，而比較器(U2B)之輸出

5.

端則與電晶體(Q3)之基極連接；

其特徵乃在：

電壓控制電路，係藉由一以 OP AMP (U2D) 所構成之衰減器輸入充電負端之電壓並加以衰減，再輸予比較器(U2C)以與其第十腳之定電壓作比較，而該比較值則輸出予 PWM 電路之放大器(U2A)輸入端，以便將充電電路之輸出電壓做一穩定調整；

10.

電流控制電路，係以由 OP AMP(U3C) 所組成之差動放大器將流過驅動電路之分流器的電流放大，再經電阻器做衰減，才輸入比較器(U3D)與其另一輸入之定電流做比較，且比較器(U3D)之輸出端係經由二極體(D3)再與比較器(U2C)輸出端連接；定電流做比較，若正常輸出電流沒有超過定電流時，比較器(U3D)輸出為高電位，則二極體(D3)之負端一直比正端電壓高，故比較器(U2C)輸予放大器(U2A)之電壓不受影

15.

20.

(2)

3

響：若該電流超過定電流時，比較器(U3D)輸出為低電位，以致二極體(D3)之正極電壓大於負極而順向導通，故比較器(U2C)輸予放大器(U2A)之電壓會降低，以改變輸出充電電壓，而達到定電流功能；

中控電路，具CPU，可配合其內部程式而控制充電運作，並可使充電過程採均充及浮充之兩階段模式；該CPU之輸出準可提供定電壓予電壓控制電路之比較器(U2C)，亦可提供定電流予電流控制電路之比較器(U3D)；

電壓偵測電路，主要係藉由一以OP AMP(U3B)所構成之反相放大器，將所輸入之充電負端電壓反相放大，若有充電異常現象時，該OP AMP(U3B)所構成之反相放大器輸出端會呈低電位，則CPU即立刻停止充電運作，以保護充電電路與電池；反之，若充電運作正常且電池亦無異時，該OP AMP(U3B)之輸出端會呈高電位，則CPU會保持正常工作。

2.如申請專利範圍第1項所述之「充電電路」，其中，該電流控制電路之比較器(U3D)輸入端之定電流係由CPU控制，即係於該輸入端並聯分壓電阻(R16、R25、R40)且與CPU之接腳連接，只要改變比較器(U3D)輸入端之分壓值，即可改變定電流值；當CPU接腳為高電位時，分壓電阻則呈R40與R16並聯狀態；當CPU接腳為低電位時，分壓電阻則呈R40與R25並聯狀態；如此，藉由CPU輸出高、低電位並配合分壓電阻，即可改變比較器(U3D)輸入端電壓值，以作不同電流值之定電流控制。

3.如申請專利範圍第1項所述之「充電電路」，其中，CPU之輸入埠(RA0)與一比較器(U3A)輸出端連接，剛開始充電時，係屬於均充模式，該比較器(U3A)會自電壓控制電路之OP AMP(U2D)輸

5. 10. 15. 20. 25. 30. 35. 40.

出端取得電池之電壓值，以便與一自壓電路(由電阻器(R37、R32)構成)所之參考電壓值比較，而當電池電壓降至該參考電壓值時，比較器(U3A)之輸出端則為高電位，而CPU會自動數小時並持續充電，待數小時後再定為浮充模式，而降低輸予比較器(U2C)之定電壓，以便保持對電池之狀態。

4.如申請專利範圍第1項所述之「充電電路」，其中，CPU之輸入埠(RA0)具有一按鈕，以便以配合其內部程式而用自動方式選擇充電模式為均充或浮充式，或者選擇充電電流值。

5.如申請專利範圍第1項所述之「充電電路」，其中，該電壓偵測電路於偵測充電異常之方式，係先藉由OP AMP(U3B)輸入充電正、負端之電池電壓，當OP AMP(U3B)輸出電壓超過預定值以上，且維持一穩定準位時，與其連接之CPU接腳，會測得一穩定高電位，而判定充電電壓正常，表示充電火正極夾固且極性無誤，方開始充電；反之，當OP AMP(U3B)輸出電壓低於預定值或電位不穩定時，CPU會測得低電位或脈波，便立即停止充電；如此，藉由OP AMP(U3B)偵測電池輸入電壓之輸至CPU判定其為高電位，低電位或脈波，以作開始或停止充電之適時位置。

圖式簡單說明：

第一圖：本創作之電路方塊圖。

第二圖：本創作之其一部分電路圖。

第三圖：本創作之其二部分電路圖。

第四圖：本創作之充電流程圖。

第五圖：本創作之電流控制電路之一作動示意圖。

第六圖：本創作之電流控制電路之

(3)

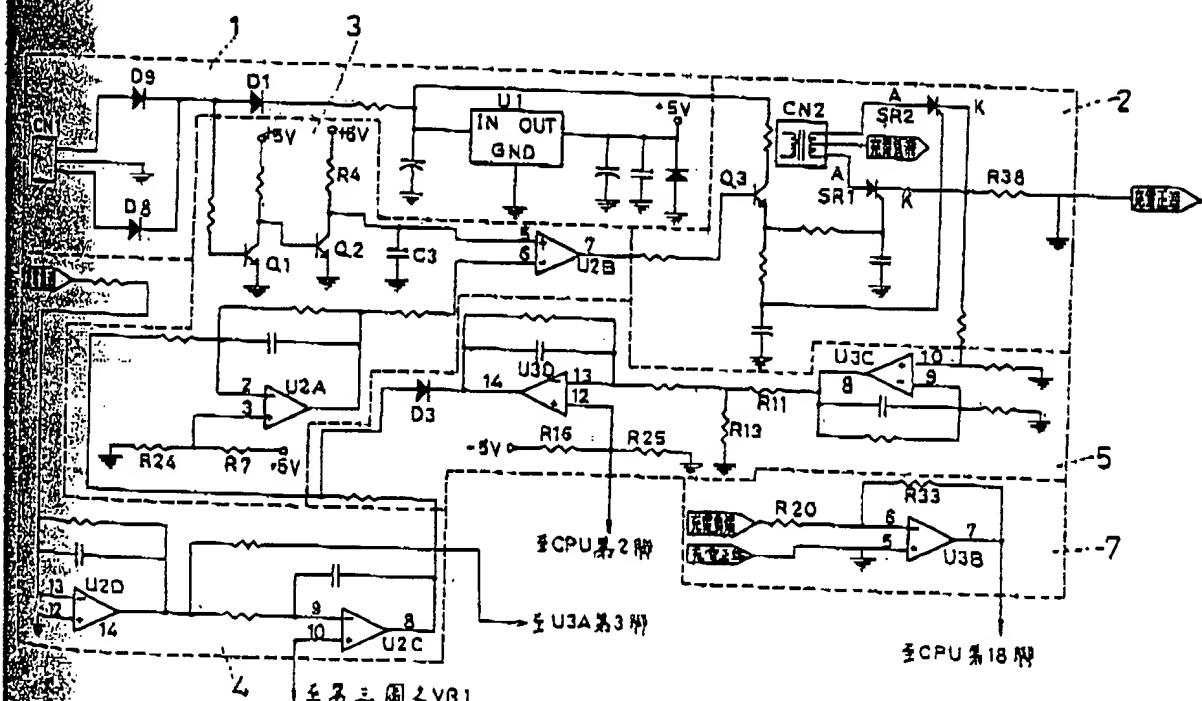
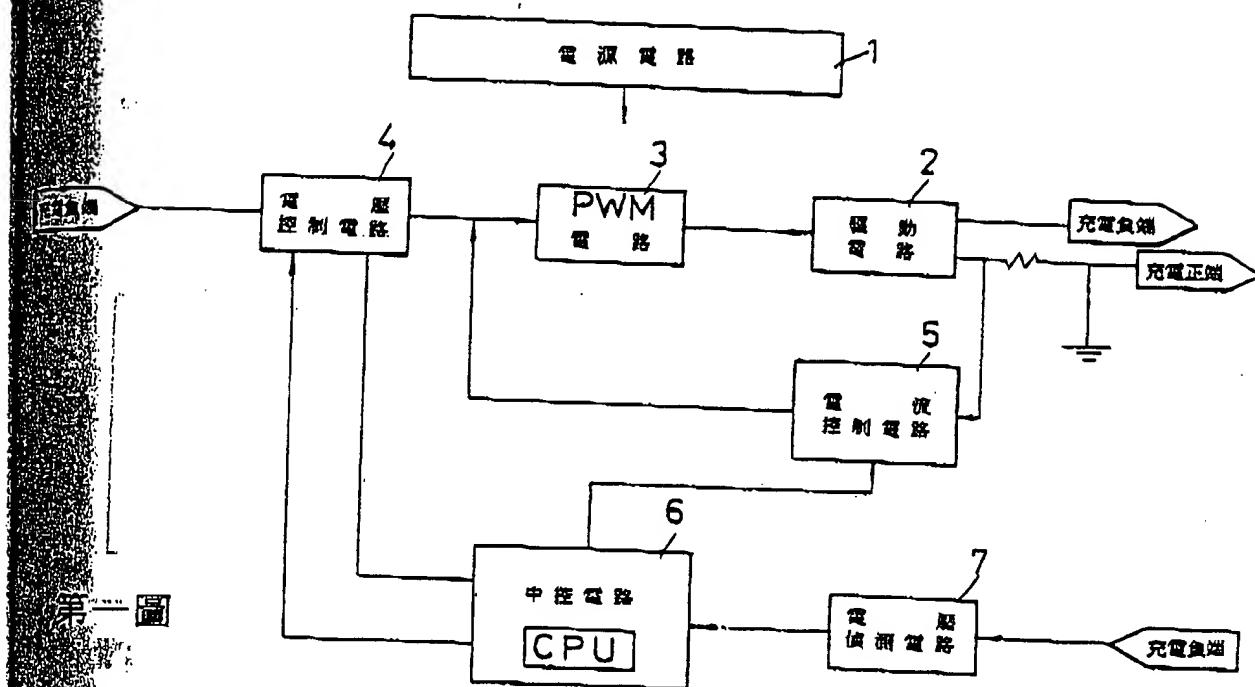
5

自動示意圖。

第七圖：本創作之電壓偵測電路於

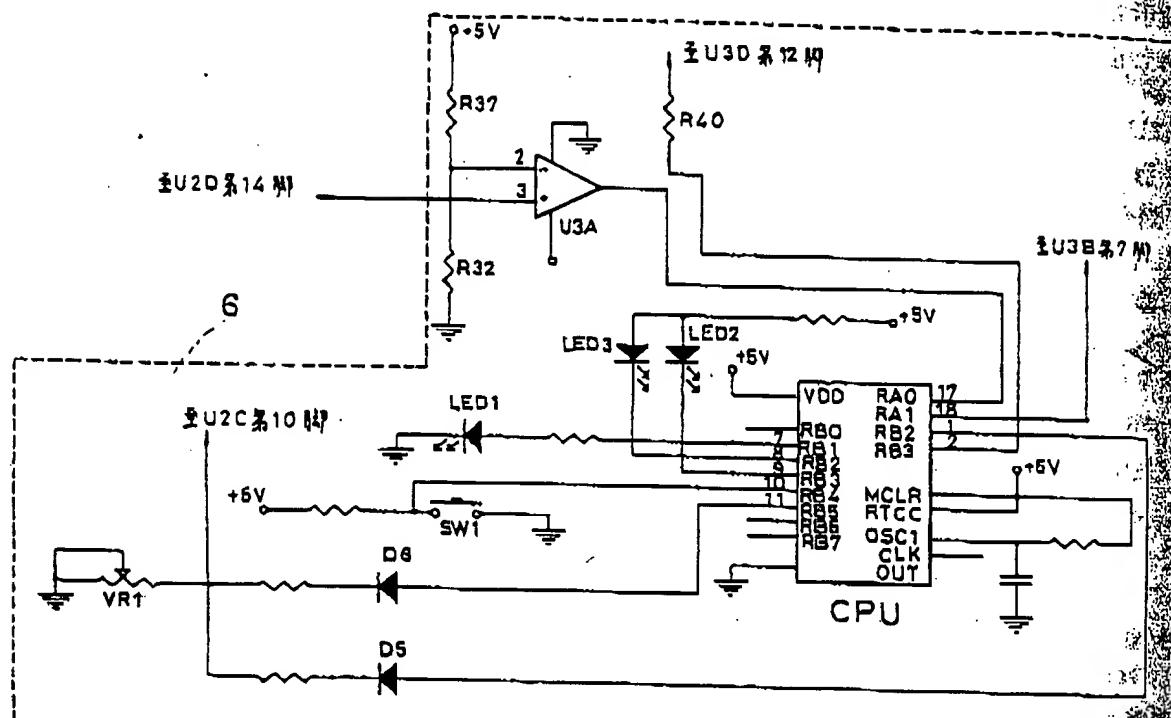
6

偵測充電狀況之說明圖表。

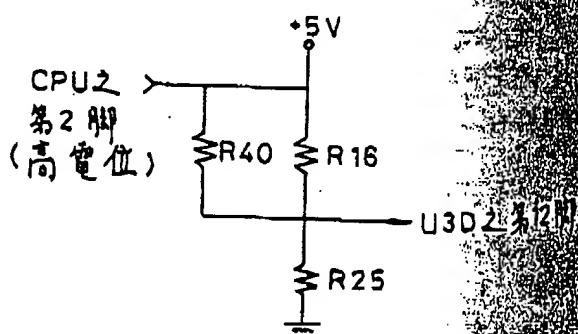
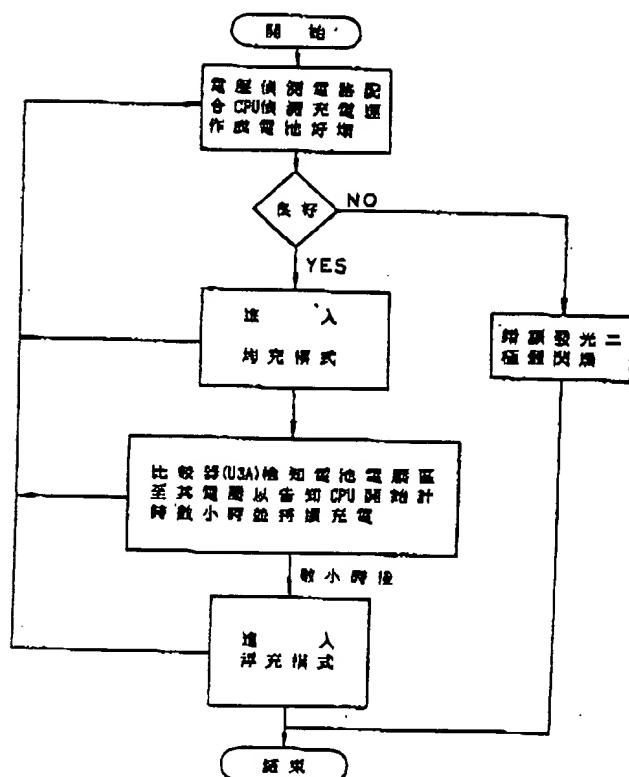


第二圖

(4)



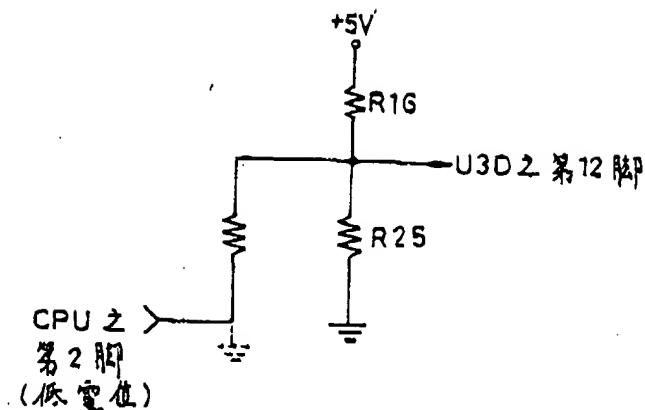
第三圖



第五圖

第四圖

(5)



第六圖

充電狀況	OP AMP 輸出 (U3B第七腳)	CPU 判定	CPU 採取措施
充電夾反接	低電位	異常	停止充電
充電夾未接	低電位	異常	
充電夾短路	低電位	異常	
充電中 充電夾脫落	脈波	異常	
充電夾正確 且極性 錯誤	高電位	正常	(開或 繼續 充電)

第七圖